

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-104579

(43)公開日 平成10年(1998)4月24日

(51)Int.Cl ⁵	識別記号	F I
G 0 2 F 1/133	5 7 5	G 0 2 F 1/133
	5 4 5	5 4 5
G 0 9 F 9/35	3 0 5	G 0 9 F 9/35
G 0 9 G 3/36		G 0 9 G 3/36

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21)出願番号 特願平8-255063

(22)出願日 平成8年(1996)9月26日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(71)出願人 000214892

鳥取三洋電機株式会社

鳥取県鳥取市南吉方3丁目201番地

(72)発明者 田中 俊彦

鳥取県鳥取市南吉方3丁目201番地 烏取
三洋電機株式会社内

(72)発明者 前田 耕志

鳥取県鳥取市南吉方3丁目201番地 烏取
三洋電機株式会社内

(74)代理人 弁理士 安富 耕二 (外1名)

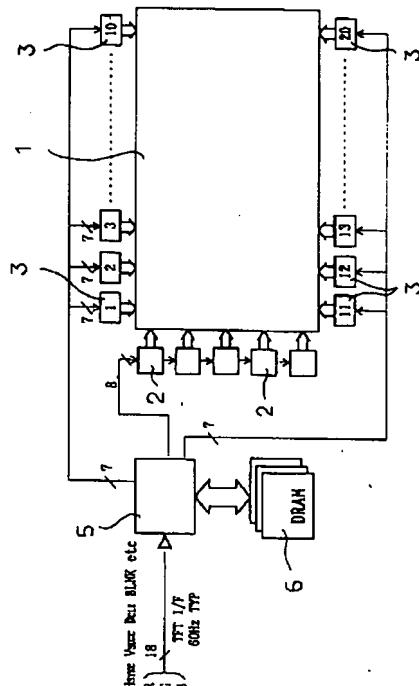
最終頁に続く

(54)【発明の名称】 液晶表示装置および液晶セルの駆動方法

(57)【要約】

【課題】 高速応答且つ多階調表示でフリッカー、クロストロークが理論的に発生しない液晶セルの駆動方法と表示品位の高い比較的簡便な液晶表示装置を提供するものである。

【解決手段】 液晶セルは例えば上下2画面分割されており、互いに直交する電極群を有する。その電極群の一方は直交関数にしたがって複数行を同時駆動する複数の電極と本を同時に選択する走査回路に接続されている。他方の電極群は画素データに応じたパルス幅変調の階調信号が与えられる。画素データのbビット階調情報をL倍した後($2^b - 1$)・L/2を減じた数値に置換した後に前記関数と演算してパルス幅変調の階調信号を生成する。



【特許請求の範囲】

【請求項1】直交する電極群を有する液晶セルと、その直交する電極群の一方に接続され所定の関数により複数の電極L本を同時に選択する走査回路と、画素データのbビット階調情報をL倍した後($2^b - 1$)・L/2を減じた数値に置換した後に前記関数と演算してパルス幅変調の階調信号を生成して画素データに応じた電圧を液晶セルの直交する他方の電極群に与える信号回路とを具備したことを特徴とする液晶表示装置。

【請求項2】互いに直交する電極群を有する液晶セルと、その電極群の一方に接続された直交関数にしたがって複数の電極を同時に選択する走査回路と、画素データと前記直交関数により演算された値に応じてパルス幅変調された階調付きの電圧を液晶セルの他方の電極群に与える信号回路とを具備したことを特徴とする液晶表示装置

$$P_{ij} = \sum_{i=1}^L D_{ij} F_{ij} + \frac{N_{GS}-1}{2} (L - \sum_{i=1}^L F_{ij})$$

に実質的にしたがってパルス幅変調することを特徴とする液晶セルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、いわゆる単純マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】従来より直交した電極群を有し、画素交点にトランジスタの様なアクティブ素子を持たない、いわゆる単純マトリクス型の液晶表示装置においては、階調表示を行うときに実公平5-40497号公報に示されるように、信号電圧に階調に応じた幅のパルスを重畠したり、特開平6-274132号公報に示されるように、演算により印加電圧の大きさを求めて液晶セルを駆動していた。

【0003】

【発明が解決しようとする課題】しかしながら、階調に応じたパルスを重畠すると、パルスの変化タイミングが画像データによりランダムに発生するため液晶セルに印加される電圧波形に波形歪みが発生し、このためクロストークと呼ばれる陰が観察され、表示品位を劣悪なものにしていた。また演算による印加電圧の決定は、フレーム応答のためのフリッカーの発生を減少できる反面、画像データの演算処理が複雑で、1フレーム内で演算を完了するため高速で動作する集積回路が必要であり、特に

$$P_{ij} = \sum_{i=1}^L D_{ij} F_{ij} + \frac{N_{GS}-1}{2} (L - \sum_{i=1}^L F_{ij})$$

【0009】に実質的にしたがってパルス幅変調して駆動するものである。

【0010】また本発明は、直交する電極群を有する液晶セルと、その直交する電極群の一方に接続され所定の

置。

【請求項3】互いに直交する電極群を有する液晶セルを駆動するにあたって、走査回路は

【数1】

$$[F] = \begin{bmatrix} F_{11} & F_{12} & \cdots & \cdots & \cdots & F_{1L} \\ F_{21} & F_{22} & & & & F_{2L} \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ F_{k1} & F_{k2} & \cdots & \cdots & \cdots & F_{kL} \end{bmatrix}$$

に示された直交関数[F]にしたがって複数行Lを同時に駆動し、信号回路は

【数2】

$$N_{GS}-1 \quad (L - \sum_{i=1}^L F_{ij})$$

大画面での階調表示は適さないと解釈されており、更には画面メモリの容量も大きく必要であり、高価で大がかりな装置となり不都合であった。

【0004】

【課題を解決するための手段】本発明は上述の点を考慮し高速応答且つ多階調表示でフリッカー、クロストークが理論的に発生しない液晶セルの駆動方法と実用的な表示品位の比較的簡便な液晶表示装置を提供せんとするものである。

【0005】即ち本発明は、互いに直交する電極群を有する液晶セルを、走査回路では

【0006】

【数3】

$$[F] = \begin{bmatrix} F_{11} & F_{12} & \cdots & \cdots & \cdots & F_{1L} \\ F_{21} & F_{22} & & & & F_{2L} \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ F_{k1} & F_{k2} & \cdots & \cdots & \cdots & F_{kL} \end{bmatrix}$$

【0007】に示された直交関数[F]にしたがって複数行Lを同時に駆動し、信号回路は

【0008】

【数4】

$$N_{GS}-1 \quad (L - \sum_{i=1}^L F_{ij})$$

関数により複数の電極L本を同時に選択する走査回路と、画素データのbビット階調情報をL倍した後($2^b - 1$)・L/2を減じた数値に置換した後に前記関数と演算してパルス幅変調の階調信号を生成して画素データ

に応じた電圧を液晶セルの直交する他方の電極群に与える信号回路とを設けたもので、さらに互いに直交する電極群を有する液晶セルの電極群の一方に接続された直交関数にしたがって複数の電極を同時に選択する走査回路と、画素データと前記直交関数により演算された値に応じてパルス幅変調された階調付きの電圧を液晶セルの他方の電極群に与える信号回路とを設けたものである。

【0011】

【発明の実施の形態】図1は本発明実施例の液晶表示装置のブロック図である。この図において、1は、互いに直交する電極群を有する液晶セルで、例えば無電界時の液晶分子が180～360度の選ばれた角度の螺旋構造を成し、位相セルなどで補償され、偏光軸と近接する配向軸が交差する様に偏光板に挟持されたスーパーツイストネマティック液晶セルである。この液晶セル1は、好みしくは複数に画面分割され、分割画面毎に直交する電極群を有しており、たとえば800×RGB×300ドット×上下2画面構成となっている。

【0012】2は、液晶セル1の電極群の一方（走査電極）に接続された、複数の電極を同時に選択する（同一画面同時駆動）走査回路で、同時に走査する走査電極の数は2乃至15本が好みしい。この走査回路2は、図では5つの集積回路を用いる場合を示しており、上画面で2個半、下画面で2個半を用いる。上下画面の各々の駆動は、原則として上画面の上から下画面の上から行うため、ドライバ（出力段）は走査電極毎に異なった出力を有するが、データとクロックは上下画面の1本毎にパラレルに接続され、上画面の1本目が選択走査される時は下画面の1本目も選択走査される（複数電極同時走査による駆動（上下画面同時駆動））。

【0013】そして液晶セル1は、上下画面毎に所定の異なる直交関数[F]を用いて複数本が同時に走査される。例えば上下画面とも各々300本の走査電極をもっているが、これを各画面2本ずつ同時選択する場合、走査する画面を同時駆動の数で領域分割し、選択走査する走査線には関数に相当する電圧を、選択走査しない走査電極にはゼロ電位を与える。従って上下画面分割で2本ずつ同時駆動の場合、液晶セル電極は4本同時走査される。より好みしい例として、例えば、同時選択する行をグループ分けし、グループ毎に同時駆動した後次のグループに移る走査例を説明する。例えば4行同時駆動のとき、隣接した8本をグループとし、第1のグループの奇数番目の走査電極を4つの異なる関数の第1タイミングで第1の選択期間に選択走査し、そのグループの偶数番目の走査電極を第2の選択期間に走査し、次のグループの奇数番目を第3の選択期間に走査し、…と続けていけばよい。

【0014】3は、画素データに応じた電圧を液晶セルの他方の電極群（信号電極）に与える信号回路で、上下画面分割した場合にはそれぞれに単独で駆動を行い、パ

ルス幅階調制御を行う。これは選択走査期間のオン・オフ時間比を利用する。従来の同一画面同時駆動の場合、振幅変調がベースであり、演算が膨大で補正を必要としたが、後述するように本発明によれば簡潔にできる。そしてこの時、もっとも好みくは、複数の電極L本を同時に選択場合に、画素データの**b**ビット階調情報を**L**倍した後（ $2^b - 1$ ）・ $L/2$ を減じた数値に置換し、その後に直交関数と演算してパルス幅変調の階調信号を生成して画素データに応じた電圧を液晶セルの直交する他方の電極群に与えるようとする。但しこの演算そのものは信号回路3で行う必要はなく、信号回路がレジスタとドライバ程度しか持っていない場合には後述する制御回路5で演算を行い、その結果の電圧印加を信号回路3で行えばよい。

【0015】5は、パソコン等の機器から送られてくる画素データを受け取り、走査回路2、信号回路3などに表示用の信号とタイミング信号を含む制御用の信号を与える制御回路で、ゲートアレイなどからなり、走査回路2が複数本の走査電極を同時に選択するための演算回路等を含んでいる。同一画面同時駆動のための関数発生器は、この制御回路4に有していてもよいし、走査回路2に設けてもよい。6は、制御回路4を介して画素データを受け複数組の電極群に対応させて少なくとも信号回路に出力する記憶手段である。

【0016】かかる制御回路5と記憶手段6は次の様な機能を有する。まず、シングルデータをデュアルデータに変換する。次いでフレーム周波数f FLMを60Hzから170Hzに変換する。そして同一画面同時駆動のために、走査側の関数を発生し、RGB6ビットデータを関数発生器のデータを利用しながら演算して7ビットデータに変換する。そして必要に応じて分散型処理を行う。パルス幅階調制御のための走査回路2用並びに信号回路3用のタイミング信号を発生する。

【0017】これらは、シリアルデータをパラレルデータに変換するとともに走査電極の同一画面同時駆動を分散型にするために兼用して用い、複数電極同時走査による駆動（上下画面同時駆動）によって液晶セルの透過輝度が低下するのを防ぐことができた。またそのような複数同時走査において、従来、階調表示のためには2つの演算方法があり、各画素への階調電圧の演算と1画面の走査の最後の仮想ラインにて各信号電極毎の実効値を補正するための演算が行われ、他方の方法によれば各画素毎に階調電圧の演算と実効値補正の演算が行われていた。これらは全て振幅変調による印加電圧を利用してゐる為、その演算量が膨大であり、また誤差を含みやすかった。しかしながら本発明では、階調はパルス幅変調であるから、演算値に基づく印加電圧は印加電圧ゼロに対して上下に同一振幅の電圧を用いることとなり、このような演算量は少なく、又誤差による実効値補正が実質的に不要になる。

【0018】このような複数行同時走査、パルス幅変調階調制御についてより詳しく、一般的に説明する。直交関数を用いた液晶セルの駆動は、シェファー等が、特開平5-100642号公報等で詳細に説明している。しかしながら、この原則に従うと、1画面表示のたびに膨大な演算を必要とし、現実的でない。この理由は1画面毎に全画面の演算を行うからであって、これを解決すべく別途全画面を対象としない複数行同時走査が提案されたが、この場合も階調制御に当っては演算量が膨大になり、しかも演算補正を行ったり、ダミーの行を演算に加

えたりしなくてはならない。それは基本的に階調信号に対する印加電圧が振幅変調であるからである。

【0019】そこで、本発明においては、直交関数[F]を用いて1画素が**b**ビットで表現された画素データ[D]を駆動する場合、表示のデューティは $1/N$ となり、表示階調数 N_{GS} は0から $2^b - 1$ の整数として表され、以下のように展開できる。

【0020】

【数5】

直交関数

$$[F] = \begin{bmatrix} F_{11} & F_{12} & \cdots & \cdots & \cdots & F_{1L} \\ F_{21} & F_{22} & & & & F_{2L} \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ F_{k1} & F_{k2} & \cdots & \cdots & \cdots & F_{kL} \end{bmatrix}$$

画素データ

$$[D] = \begin{bmatrix} D_{11} & D_{12} & \cdots & \cdots & \cdots & D_{1M} \\ D_{21} & D_{22} & & & & D_{2M} \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ \vdots & & & & & \vdots \\ D_{N1} & D_{N2} & \cdots & \cdots & \cdots & D_{NM} \end{bmatrix}$$

$D_{ij} = 0 \sim (2^b - 1)$ の整数 : b は 1 画素のビット数

$$\text{関数演算用データ } I_{ij} = D_{ij} \times L - (N_{GS} - 1) L / 2$$

直交関数と関数演算用データとによる演算結果 $[S] = [F] \cdot [I]$

$$S_{ij} = \sum_{i=1}^L I_{ij} F_{ji}$$

演算結果 $[S]$ よりパルス幅変調用データ $[P]$ の算出

$$\begin{aligned} P_{ij} &= \frac{S_{ij} + ((N_{GS} - 1) L / 2) L}{L} \\ &= \frac{\sum_{i=1}^L \{D_{ij} L - (N_{GS} - 1)L/2\} F_{ji} + ((N_{GS} - 1)L/2)L}{L} \\ &= \sum_{i=1}^L D_{ij} F_{ji} - \sum_{i=1}^L \frac{N_{GS} - 1}{2} F_{ji} + \frac{N_{GS} - 1}{2} L \\ &= \sum_{i=1}^L D_{ij} F_{ji} + \frac{N_{GS} - 1}{2} (L - \sum_{i=1}^L F_{ji}) \end{aligned}$$

【0021】ここに関数演算用データを $I_{ij} = D_{ij} \times L - (N_{GS} - 1) L / 2$ の如くに演算したのは前述の説明の如くであるが、これにより N_{GS} は 0 以上の整数であったものが I_{ij} は正負均等に分散された整数となる。例えば 0~63 段階の階調情報があり、直交関数との演算を行う場合、この行列式の演算結果は 0~126、-63~63 になるので、こ

れを表現するには 256 のデータが扱える 8 ビットが必要である。しかし、画素データの階調情報を正負の数値に置換した後に関数と演算し階調信号を生成すればビット数を減少させることができる。つまり 0~63 段階の階調情報を正負均等な数値の表現に置き換え演算を行うと、行列式の演算結果はどの項も -64~64 レベルの範囲に収まるので、これを表現するには 128 のデータ

が扱える7ビットでよいこととなる。

【0022】また、パルス幅変調用データ[P]の算出における分子の第2項($(N_{GS}-1)L/2$)・Lは、[I]と[S]による減算分を元のデータにするための加算であり、分母しは[I]による乗算をもとのデータにするための除算である。得られた結果の式のうち、 $(L - \sum F_{ij})$ は直交関数の特性によりゼロまたは偶数のため、 P_{ij} は整数となり、極めて演算容易であるとともに、画素データの同じ画素の実効値は全て等しくなって、同一の階調が再現性良く表示可能となる。

【0023】これを具体的に2行同時駆動4階調を使って、更に説明する。直交関数[F]は、 $F_{11}=1$ 、 $F_{12}=1$ 、 $F_{21}=1$ 、 $F_{22}=-1$ であり、画素データ D_{ij} は0から3の値をとる。このとき関数演算用データ $I_{ij}=D_{ij} \times L - (N_{GS}-1)L/2$ であるから、 $D_{ij}=3$ のとき $I_{ij}=3$ 、 $D_{ij}=2$ のとき $I_{ij}=1$ 、 $D_{ij}=1$ のとき $I_{ij}=-1$ 、 $D_{ij}=0$ のとき $I_{ij}=-3$ となる。よって直交関数と関数演算用データとによる演算結果[S] $= [F]^t [I]$ は、Sが6から-6に離散的に展開され、演算結果[S]よりパルス幅変調用データ[P]の算出において、S=6のとき $P_{ij}=6$ 、S=4のとき $P_{ij}=5$ 、S=2のとき $P_{ij}=4$ 、S=0のとき $P_{ij}=3$ 、S=-2のとき $P_{ij}=2$ 、S=-4のとき $P_{ij}=1$ 、S=-6のとき $P_{ij}=0$ となる。これをそれぞれ信号電圧が outputする画素データに応じた電圧にすると、図2のaからgに示すようなパルス幅変調の2値の信号電圧で表現される。つまり階調S=-6とは全く表示しないこと、即ち選択期間中電位0であり、階調S=+6とは選択期間中ハイレベルであり、階調S=0とは1選択時間中で50%のデューティサイクルをもつパルスであることを意味し、矛盾は生じない。

【0024】画素データが、 $D_{11}=3$ 、 $D_{12}=3$ 、 $D_{13}=3$ 、 $D_{14}=3$ 、 $D_{15}=2$ 、 $D_{16}=1$ 、 $D_{17}=0$ 、 $D_{18}=0$ 、であり $D_{21}=3$ 、 $D_{22}=2$ 、 $D_{23}=1$ 、 $D_{24}=0$ 、 $D_{25}=3$ 、 $D_{26}=2$ 、 $D_{27}=1$ 、 $D_{28}=0$ の例で駆動波形と各画素に印加される実効値を計算すると、印加波形は例えば最初の4画素については図3に示すような駆動波形となり、実効値は例えば $D_{11}=D_{21}$ のように同じ階調のものは同じ値となる。

【0025】このように演算が簡素化されるだけではなく演算結果のビット数が少なくてすみ、階調制御が簡単にモジュールが小型になり更に大画面表示においても高

速データ処理が行え、表示品位が高く保てる。さらにこのパルス幅変調の刻み方を前刻みと後ろ刻みの混成とすれば、クロストークが現れにくい。そしてまた複数画面同時駆動とすることでコントラストが著しく向上する。

【0026】

【発明の効果】本発明は上述のように、複数の走査線を同時に走査しながら階調信号はパルス幅変調で行うので効率がよく高速応答で高表示品位である。また、走査電極群を所定の関数により複数の電極し本を同時に走査し、画素データの階調情報を正負の数値に置換した後に関数と演算し階調信号を生成して画素データに応じた電圧を信号電極に与えるので、演算が簡素化されるだけではなく演算結果のビット数が少なくてすみ、階調制御が簡単でモジュールが小型になり更に大画面表示においても高速データ処理が行え、表示品位が高く保てる。

【0027】そして、パルス幅変調の場合、液晶セルへの印加電圧はゼロ電位を中心と同一振幅であり、正負の比率により演算結果に基づく印加電圧の大小を決めているため、各信号電極間における実効値は同一となる。このため、各画素への階調電圧の演算と1画面の走査の最後の仮想ラインにて各信号電極毎の実効値を補正するための演算が行われるか、または各画素毎に階調電圧の演算と実効値補正の演算が行われていた。しかしながら基本的に少数走査電極同時駆動にパルス幅変調を用いた本発明にあっては、走査電極同時駆動の階調情報の演算において、本来の関数に対する演算だけ行えばよく、特別な実効値補正が必要とならない。

【図面の簡単な説明】

【図1】本発明実施例の液晶表示装置のブロック図である。

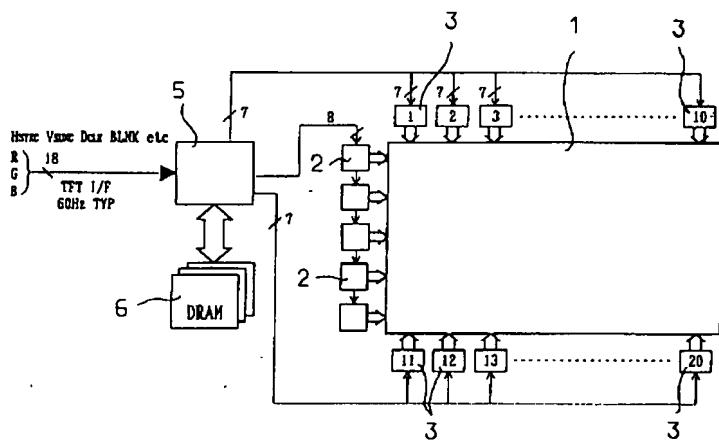
【図2】本発明を2行同時走査4階調表示に適用したときの信号回路の階調電圧波形図である。

【図3】本発明を2行同時走査4階調表示に適用したときのサンプル画素データに対応する液晶セルに印加される電圧波形図である。

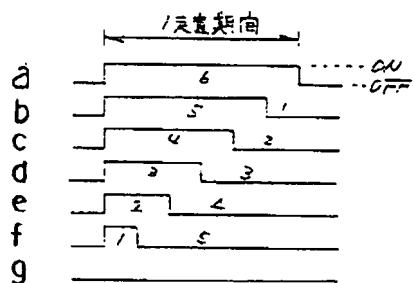
【符号の説明】

- 1 液晶セル
- 2 走査回路
- 3 信号回路
- 5 制御回路
- 6 記憶手段

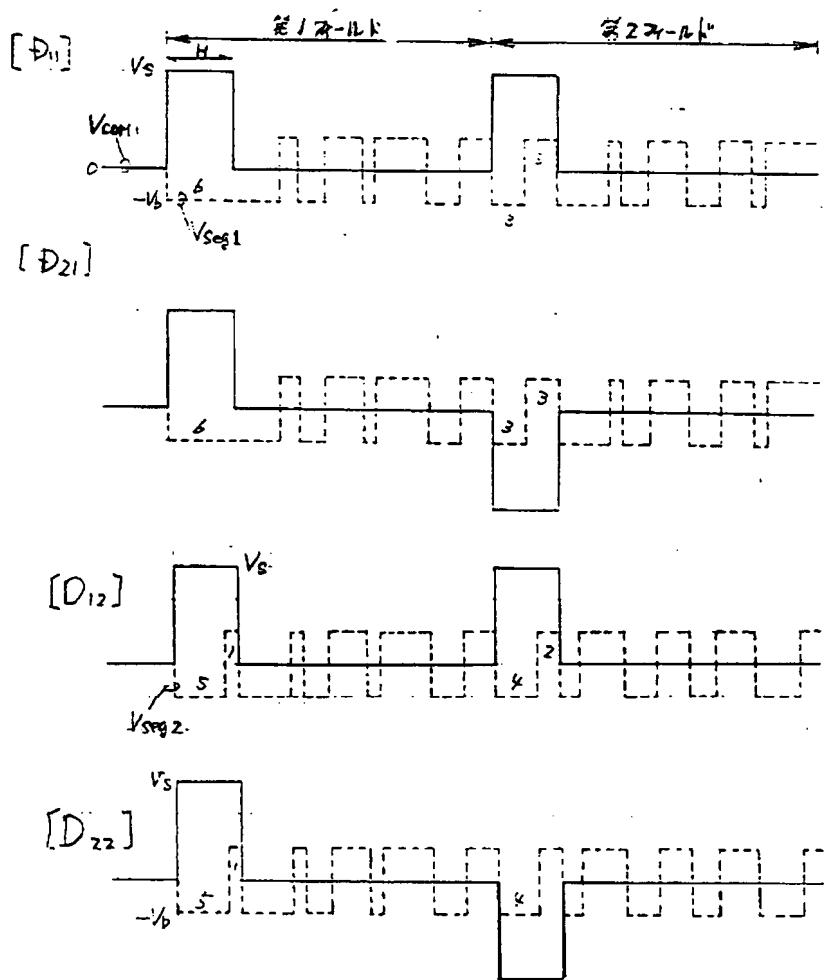
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 岩崎 章二
鳥取県鳥取市南吉方3丁目201番地 鳥取
三洋電機株式会社内